

## Rancang Bangun Demodulator FM

Hilmun Syah Ronie\*, Anhar\*\*, Rahyul Amri\*\*

\*Alumni Teknik Elektro Universitas Riau \*\*Jurusan Teknik Elektro Universitas Riau  
Kampus Binawidya Km 12,5 Simpang Baru Panam, Pekanbaru 28293  
Jurusan Teknik Elektro Universitas Riau  
Email: imunbombat@gmail.com

### ABSTRACT

FM demodulator is used to demodulate signal in FM receiver. Demodulation process is performed to recover the information signal. The information signal is 3.4 kHz which is modulated with a carrier signal of 19 kHz. FM demodulator is designed with PLL (Phase Locked Loop) method, it used the concept of phase locking signal. FM demodulator with PLL method consist of four blocks, that is phase comparator, second-order Butterworth LPF, VCO wienbridge, and buffer amplifiers. Design of FM demodulator trainer begins with calculate to determine the component value which suitable with cut off frequency. The next process to make the layout of the pcb board, dissolution layout, pcb board drilling, mounting the female connectors to pcb board, installation of component connectors to the header, and make a box to place trainer FM demodulator. The results obtained at each signal FM demodulator block is different. Demodulated signal is obtained at the buffer amplifier block, where the signal is same as the output signal at function generator is 3.4 kHz.

**Keywords :** FM Demodulator, Demodulated Signal, Phase Look Loop, Carrier Signal, Information Signal.

### I. PENDAHULUAN

Proses penerimaan sinyal pada *receiver* FM, memerlukan sebuah demodulator FM agar sinyal informasi pada *receiver* FM dapat di terima dengan baik. Demodulator FM yang digunakan dalam proses penerimaan sinyal informasi diharapkan memiliki tingkat kestabilan frekuensi yang tinggi agar frekuensi *carrier* dan frekuensi informasi dari modulator FM tidak mudah berubah, sehingga frekuensi *carrier* dan frekuensi informasi dapat dipisahkan untuk dikembalikan lagi ke frekuensi informasi (frekuensi asli).

Maka untuk membuat sebuah demodulator FM yang memiliki tingkat kestabilan tinggi, salah satu metode yang digunakan adalah metode PLL (Ian Poole, 2010). PLL (*Phase Locked Loop*) menggunakan *phase comparator* sebagai pembanding fasa yang kemudian diteruskan

oleh rangkaian *low-pass filter*, *voltage controll oscilator*, dan *buffer amplifier*, sehingga didapatlah hasil sinyal yang terdemodulasi. Karena melihat betapa pentingnya sifat dari PLL ini bagi pembelajaran, maka penulis berencana untuk membuat modul *trainer* demodulator FM sebagai realisasi PLL yang akan dimanfaatkan untuk pengembangan pembelajaran dan melengkapi perlengkapan praktikum di laboratorium Telekomunikasi pada Program Studi Teknik Elektro S1 Jurusan Teknik Elektro Telekomunikasi Universitas Riau.

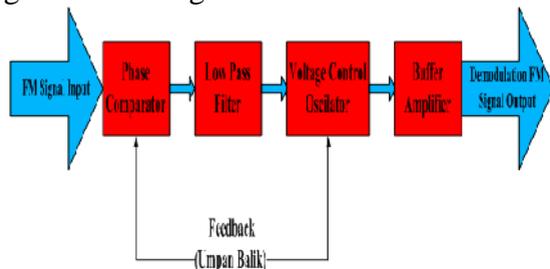
### Pengertian Demodulasi FM

Demodulasi FM adalah proses suatu sinyal modulasi yang dibentuk kembali seperti aslinya dari suatu gelombang pembawa (*carrier wave*) yang termodulasi

oleh rangkaian modulator FM. Frekuensi informasi yang telah tercampur dengan frekuensi *carrier* akan dipisahkan dari frekuensi *carrier* untuk dikembalikan lagi ke frekuensi informasi.

### PLL (Phase Locked Loop)

PLL adalah sebuah metode yang memungkinkan suatu sinyal tertentu mengendalikan frekuensi *loop* umpan balik dari *phase comparator*, *low pass filter*, *voltage controlled oscillator* (VCO), dan penguat (*buffer amplifier*) dalam sebuah lingkaran yang terkunci. Blok demodulasi FM dengan metode PLL ditampilkan pada gambar 1 sebagai berikut :



**Gambar 1. Blok Demodulasi FM PLL**

Sinyal input berasal dari sinyal *output* modulator fm. Sinyal hasil modulasi masuk ke blok *phase comparator*. Pada blok *phase comparator*, tegangan *input* akan dibandingkan dengan tegangan referensi. *Output* dari *phase comparator* menggerakkan *low-pass filter*, dimana pada blok LPF akan terjadi proses pemotongan frekuensi dengan bentuk sinyal sinusoidal. Sinyal hasil keluaran dari blok LPF akan dikirimkan ke blok VCO untuk proses penguncian frekuensi dari sinyal hasil keluaran blok LPF. Hal ini menyebabkan frekuensi VCO berubah sampai menjadi sama dengan frekuensi keluaran blok LPF.

Tegangan dc yang diperkuat pada blok *low-pass filter* akan mengendalikan frekuensi VCO dan menjaganya tetap terkunci terhadap frekuensi informasi yang telah terdemodulasi. Setelah frekuensi dikunci pada blok VCO, proses selanjutnya adalah penguatan frekuensi sinyal pada blok *buffer amplifier*. Pada blok *buffer amplifier* inilah didapatkan frekuensi dan bentuk sinyal dari proses demodulasi yang sebenarnya, karena frekuensi dan bentuk

sinyal dari keluaran blok *buffer amplifier* adalah frekuensi informasi dalam bentuk sinyal analog seperti sinyal keluaran generator frekuensi

## II. PERANCANGAN ALAT

### Perangkat Yang Digunakan Dalam Penelitian

Adapun perangkat yang digunakan dalam melakukan penelitian ini yaitu, terdiri dari :

1. Multimeter Analog yang berfungsi untuk melakukan pengecekan koneksi jalur rangkaian pada papan pcb.
2. Multimeter Digital yang berfungsi untuk melakukan pengukuran nilai-nilai komponen yang akan dipasang pada papan pcb.
3. *Power Supply*  $\pm 15$  volt yang dirakit sendiri sebagai catu daya untuk memberi tegangan *input* pada rangkaian demodulator FM agar dapat bekerja dengan optimal.
4. *Frequency Counter* yang digunakan untuk melihat hasil frekuensi rangkaian demodulator FM lebih detail.
5. *Function Generator* yang berfungsi sebagai pemberi masukan berupa frekuensi sinyal informasi.
6. *Oscilloscope* yang digunakan untuk melihat hasil keluaran sinyal masing-masing blok pada rangkaian demodulator FM dengan metode PLL.

### Langkah-Langkah Perancangan

Pada perancangan *trainer* demodulator FM ini, beberapa proses yang harus dilakukan adalah sebagai berikut :

1. Melakukan proses perancangan gambar rangkaian pada *software visio*.
2. Melakukan proses perhitungan untuk menentukan nilai komponen yang akan dipasang sesuai dengan bentuk gambar rangkaian yang telah dirancang.
3. Membuat rancangan jalur (*layout*) rangkaian pada *software pcb wizard*.
4. Melakukan proses pemindahan jalur (*layout*) yang telah dirancang ke papan *pcb* dengan cara penyablonan.

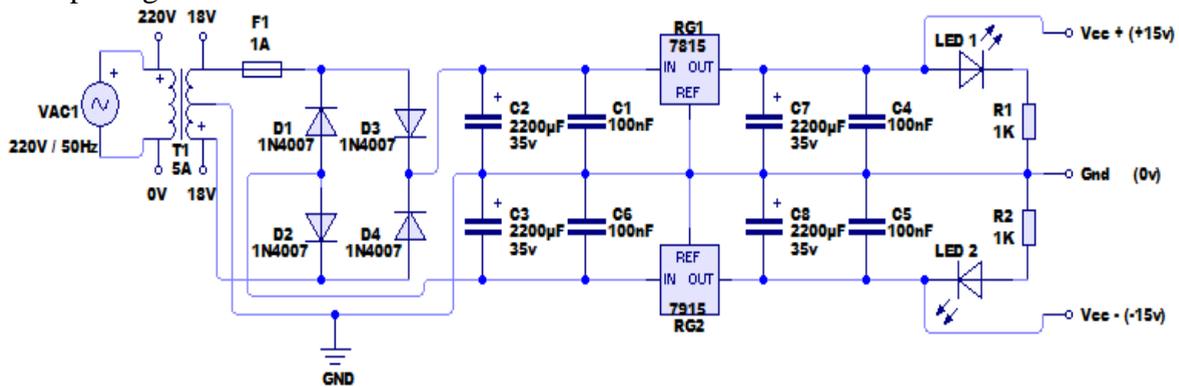
- Setelah jalur (*layout*) dipindahkan, maka proses pelarutan akan dilakukan untuk memisahkan jalur (*layout*) yang telah tertempel pada tembaga papan *pcb*, sehingga mendapatkan bentuk jalur (*layout*) yang sesuai dengan perancangan.
- Proses setelah *layout* dilarut adalah pengeboran pada titik yang telah ditentukan.
- Proses selanjutnya adalah memasang konektor pengukuran sinyal ke papan *pcb* sesuai dengan posisi yang telah ditentukan.
- Proses pemasangan komponen dipasang terlebih dahulu ke konektor

*header* agar beberapa variasi nilai komponen yang telah sesuai dengan perhitungan dapat dirubah-rubah.

- Proses terakhir adalah memasang papan *pcb* yang telah dipasang dengan komponen ke dalam *box* akrilik yang telah dibuat.

### Design Rangkaian Power Supply $\pm 15V$

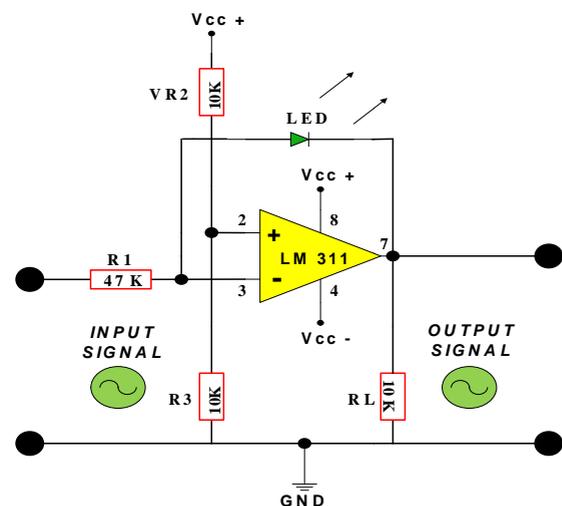
Rangkaian *power supply* ini dirakit sendiri untuk mendapatkan tegangan yang sesuai dengan data *sheet* ic op-amp pada rangkaian demodulator FM. Rangkaian *power supply* ini dirancang dengan 3 keluaran seperti pada gambar 2 di bawah ini :



Gambar 2. Design Rangkaian Power Supply  $\pm 15V$

### Design Rangkaian Phase Comparator

Rangkaian *phase comparator* terdiri dari R1 sebagai tegangan *input*. Tegangan referensi dibentuk oleh VR2 dan R3. LED pada *phase comparator* digunakan sebagai pembatas tegangan *output*. Pada sisi *output*, RL berfungsi sebagai resistansi beban yang bernilai 10k . Nilai R1 ditentukan sebesar 47k yang dihubungkan dengan sebuah LED untuk membatasi tegangan keluaran rangkaian *phase comparator* agar lebih stabil. VR2 dan R3 ditentukan sebesar 10 k agar tegangan  $V_{cc} +$  sebesar 15 volt tidak membuat tegangan referensi pada titik *non inverting input* IC LM 311 mengalami kerusakan sinyal. Design rangkaian *phase comparator* dapat dilihat pada gambar 3 sebagai berikut :



Gambar 3. Design Rangkaian Phase Comparator

Adapun perhitungan untuk menentukan nilai tegangan referensi pada rangkaian *phase comparator* adalah sebagai berikut :

$$V_{\text{reff}} = \frac{R_2}{R_2+R_3} \cdot V_{CC} +$$

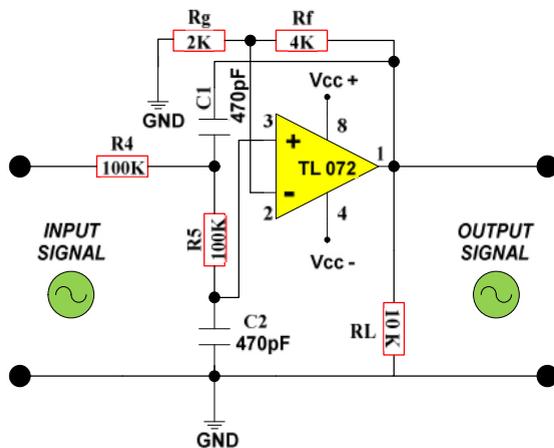
$$V_{\text{reff}} = \frac{10k\Omega}{10k\Omega + 10k\Omega} \cdot 15\text{v}$$

$$V_{\text{reff}} = \frac{10k\Omega}{20k\Omega} \cdot 15\text{v} \quad (1)$$

$$V_{\text{reff}} = 7,5\text{v}$$

### Design Rangkaian Low Pass Filter

Rangkaian *low-pass filter* menggunakan  $R_f$  dan  $R_g$  sebagai penguatan (*gain*) sinyal agar amplitudo sinyal yang dihasilkan lebih rapi.  $R_4$ ,  $R_5$ ,  $C_1$ , dan  $C_2$  berfungsi untuk menentukan *cutt-off* frekuensi yang diinginkan. Pada sisi *output* juga dipasang  $R_L$  sebagai resistansi beban yang bernilai  $10\text{ k}$ . *Design* rangkaian LPF *butterworth* orde 2 dengan menggunakan op-amp dapat dilihat pada gambar 4 di bawah ini :



**Gambar 4. Design Rangkaian LPF Butterworth orde 2**

Adapun perhitungan untuk menentukan nilai komponen pada rangkaian LPF adalah sebagai berikut :

1. Perhitungan *gain* :

$$A = 1 + \frac{R_f}{R_g} = 1 + \frac{4k\Omega}{2k\Omega} = 3V \quad (2)$$

2. Perhitungan nilai  $R$  dan  $C$  dengan  $F_c$  (*frequency cut-off*)  $3400\text{ Hz}$  :

$$F_c = \frac{1}{2\pi RC}$$

$$2 RC = \frac{1}{F_c} \quad (3)$$

$$6,28RC = \frac{1}{3400\text{ Hz}}$$

$$6,28RC = 0,000294$$

$$RC = \frac{0,000294}{6,28}$$

$RC = 0,000047$  jika  $C$  ditentukan sebesar  $470\text{ pF}$ , maka :

$$R = \frac{0,000047}{0,00000000047\text{ F}}$$

$$R = 100\text{ k} \pm 1\% \quad (4)$$

$$R_4=R_5 = 100\text{ k} \pm 1\%$$

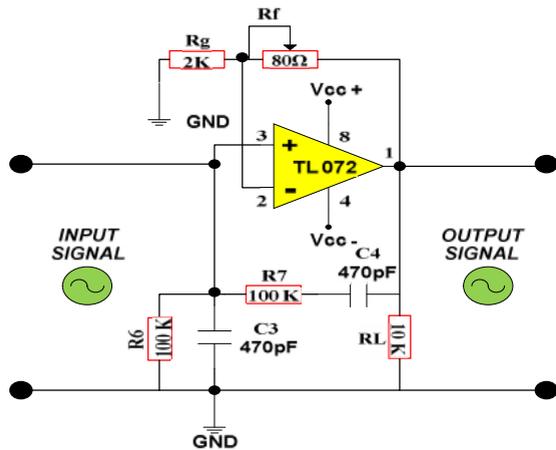
$$C_1=C_2 = 470\text{ pF}$$

### Design Rangkaian VCO Wienbridge

Pada perancangan *design* rangkaian VCO *Wienbridge*,  $R_f$  dan  $R_g$  juga difungsikan sebagai penguatan (*gain*) agar siklus sinyal dapat terlihat lebih rapi. Tetapi pada perancangan rangkaian VCO *Wienbridge* ini, komponen  $R_f$  menggunakan *variable* resistor untuk mengubah tinggi dan rendahnya *gain* sinyal.  $R_6$  dan  $C_3$  dihubungkan secara paralel kemudian dihubungkan lagi ke  $R_7$  dan  $C_4$  yang terhubung seri.

Pada sisi *output*,  $R_L$  digunakan sebagai resistansi beban rangkaian VCO *Wienbridge* yang bernilai  $10\text{ k}$ . Proses perancangan rangkaian VCO *Wienbridge* ini harus lebih teliti, karena VCO *Wienbridge* pada demodulator fm ini berfungsi menjaga kestabilan frekuensi dan bentuk sinyal yang telah *dicutt-off* oleh LPF. Jalur (*layout*) rangkaian VCO *Wienbridge* dibuat serapi mungkin tanpa ada unsur *jumper* kabel, untuk meminimalisir terjadinya *noise*.

Penyolderan komponen tidak boleh terlalu lama atau tebal, karena akan mempengaruhi hasil sinyal yang diperoleh. Hasil *design* rangkaian VCO *Wienbridge* dengan menggunakan op-amp dapat dilihat pada gambar 5 sebagai berikut :



**Gambar 5. Design Rangkaian VCO Wienbridge**

Adapun perhitungan penentuan nilai komponen pada rangkaian VCO Wien bridge adalah sebagai berikut :

1. Perhitungan *gain* :

$$A = 1 + \frac{R_f}{R_g} = 1 + \frac{80\Omega}{2k\Omega} = 1,04 \text{ V} \quad (5)$$

2. Perhitungan penentuan nilai R dan C dengan frekuensi *input* 3400 Hz :

$$= 2 f$$

$$= 2 \cdot 3,14 \cdot 3400\text{Hz}$$

$$= 21352$$

$$= \frac{1}{RC} \quad (6)$$

$$RC = \frac{1}{\omega}$$

$$RC = 1 / 21352$$

RC = 0,000047 jika C ditentukan sebesar 470 pF, maka :

$$R = \frac{0,000047}{0,00000000047 \text{ F}}$$

$$R = 100 \text{ k} \pm 1\% \quad (7)$$

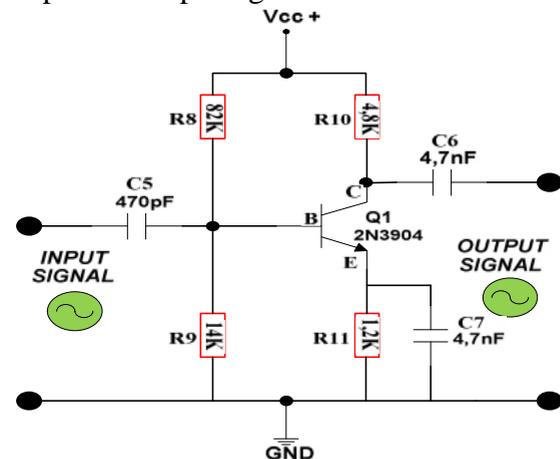
$$R_6 = R_7 = 100 \text{ k} \pm 1\%$$

$$C_3 = C_4 = 470 \text{ pF}$$

### Design Rangkaian Buffer Amplifier

Perancangan *design* rangkaian *buffer amplifier* dirancang dengan konsep

penguat kelas A. Nilai C5 sebesar 470 pF, C6 dan C7 ditentukan sebesar 4,7 nF yang disesuaikan dengan nilai RL pada VCO Wienbridge agar sinyal yang masuk ke *input buffer amplifier* lebih stabil. R8 dan R9 berfungsi sebagai pembagi tegangan agar arus yang masuk menuju basis tidak melebihi arus normal nya. R10 berfungsi untuk mengatur arus yang masuk ke *colector*, dan R11 berfungsi untuk mengatur arus keluaran *emiter* menuju *ground*. Design rangkaian *buffer amplifier* dapat dilihat pada gambar 6 di bawah ini :



**Gambar 6. Design Rangkaian Buffer Amplifier**

Adapun perhitungan untuk menentukan nilai komponen pada rangkaian *buffer amplifier* dengan tipe penguat kelas A diatas adalah sebagai berikut :

$$V_e = 0,1 (15v)$$

$$V_e = 1,5v$$

$$V_{be} = 0,7v$$

$$V_b = V_e + V_{be}$$

$$V_b = 1,5v + 0,7v$$

$$V_b = 2,2v$$

$$R_c = 4 \cdot R_e$$

$$R_c = 4(1,2 \text{ k})$$

$$R_c = 4,8 \text{ k}$$

$$V_c = \frac{1}{2} V_{cc+}$$

$$V_c = \frac{1}{2} 15v$$

$$V_c = 7,5v$$

$$I_c = V_c / R_c$$

$$I_c = 7,5v / 4,8 \text{ k}$$

$$I_c = 1,563 \text{ mA} \quad (8)$$

Penentuan nilai R8 dan R9 dapat ditentukan dengan perhitungan sebagai berikut :

$$I_b = \frac{I_c}{\beta_{dc}}$$

$$I_b = \frac{1,563 \text{ mA}}{100}$$

$$I_b = 0,01563 \text{ mA} \quad (9)$$

$$I_d = 10 \cdot I_b$$

$$I_d = 10 (0,01563 \text{ mA})$$

$$I_d = 0,1563 \text{ mA}$$

$$R_8 + R_9 = \frac{V_{cc}}{I_d} = \frac{15 \text{ v}}{0,1563 \text{ mA}} = 96 \text{ k}$$

$$R_9 = \frac{V_b}{I_d} = \frac{2,2 \text{ v}}{0,1563 \text{ mA}} = 14 \text{ k}$$

$$R_8 = 96 \text{ k} - R_2$$

$$R_8 = 96 \text{ k} - 14 \text{ k}$$

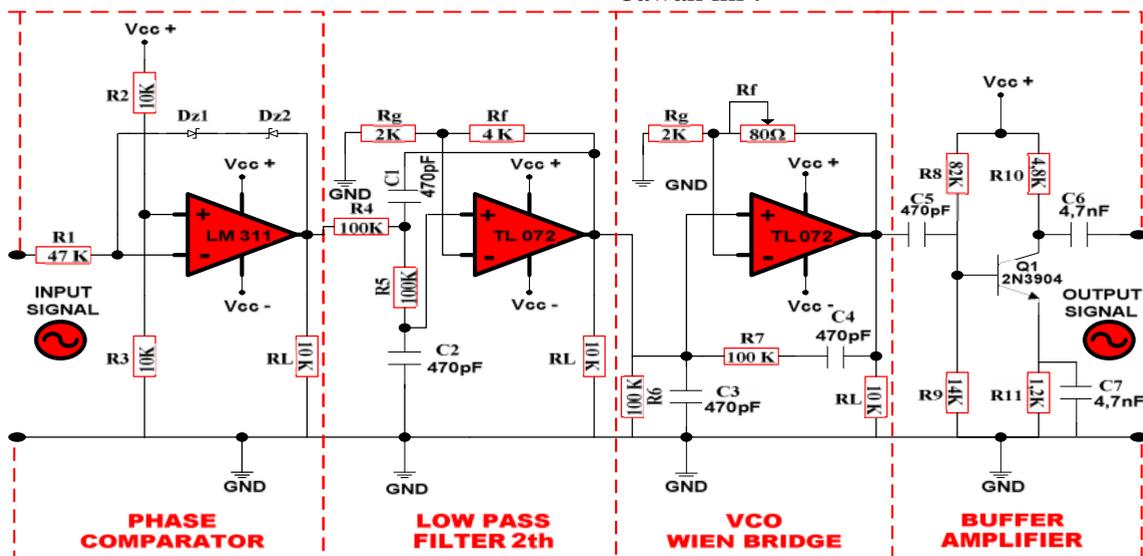
$$R_8 = 82 \text{ k}$$

Berdasarkan perhitungan diatas, maka didapatkan nilai komponen pada *buffer amplifier* dengan rincian sebagai berikut :

$$R_8 = 82 \text{ k} \quad R_{10} (R_c) = 4,8 \text{ k}$$

$$R_9 = 14 \text{ k} \quad R_{11} (R_e) = 1,2 \text{ k}$$

*Design* rangkaian demodulator FM dengan metode PLL dapat dilihat pada gambar 7 di bawah ini :



Gambar 7. Design Rangkaian Demodulator FM PLL

### III. PENGUJIAN DAN ANALISA

#### Pengujian *Phase Comparator*

Pada *phase comparator* ada 3 tahap pengujian yaitu sebagai berikut :

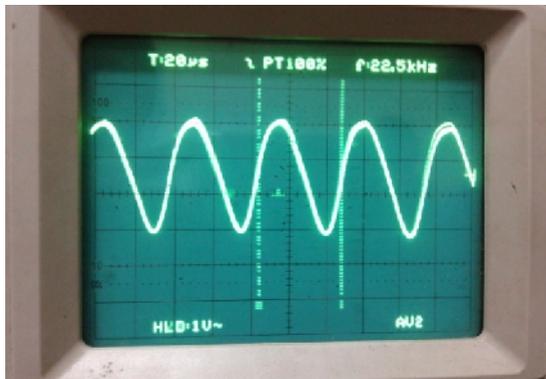
1. Pengujian sinyal tegangan *input* (*V input*) *phase comparator*.
2. Pengujian sinyal tegangan referensi (*V ref*) *phase comparator*.
3. Pengujian sinyal *output phase comparator*.

#### Pengujian Sinyal Tegangan Input (*V input*) *Phase Comparator*

Sinyal tegangan input rangkaian *phase comparator* pada demodulator FM analog dihasilkan oleh R1 yang terhubung ke titik *inverting input* pada IC LM 311.

Sinyal *input* berasal dari sinyal *output* rangkaian VCO *Wienbridge* pada modulator FM analog. Sinyal *output* VCO *Wienbridge* tersebut akan melewati R1 dari rangkaian *phase comparator* pada demodulator FM analog. Bentuk sinyal pada titik pengukuran R1 yang terhubung ke titik *inverting input* IC LM 311 tidak berubah karena pada titik pengukuran ini hanya melihat sinyal yang dihasilkan setelah melewati R1 tanpa merubah frekuensi dari sinyal tersebut. Siklus sinyal *input* yang terdeteksi pada osiloskop belum mendapatkan bentuk sinusoidal yang sempurna karena, tinggi amplitudo dan periode sinyal tergantung dari sinyal

output yang dihasilkan VCO Wienbridge modulator FM analog. Hasil pengujian sinyal pada titik ini dapat dilihat pada gambar 8 sebagai berikut :

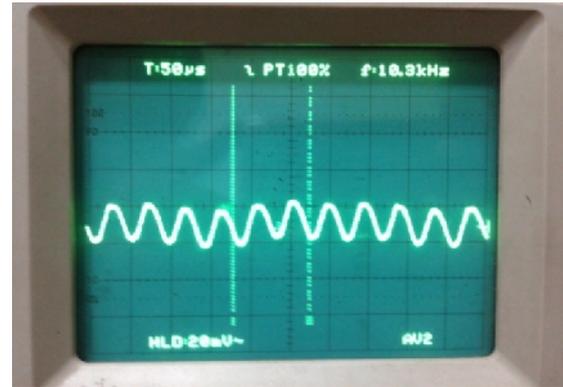


**Gambar 8. Sinyal Tegangan Input Phase Comparator**

### Pengujian Sinyal Tegangan Referensi (V<sub>reff</sub>) Phase Comparator

Sinyal tegangan referensi berada pada titik antara VR2 dan R3. Sinyal pada titik antara VR2 dan R3 yang terhubung ke titik *non inverting input* IC LM 311, mengalami sedikit gelombang naik turun. Ketidak stabilan amplitudo sinyal disebabkan oleh pengaruh tegangan DC +15v yang melewati VR2. Range nilai dari VR2 dan R3 sangat mempengaruhi bentuk sinyal referensi pada titik yang terhubung ke titik *non inverting input* IC LM 311. Semakin kecil nilai VR2 dan R3, maka bentuk sinyal akan semakin tidak beraturan. Nilai VR2 dan R3 harus *balance* agar bentuk sinyal dapat terlihat rapi dan stabil.

Untuk melihat perubahan bentuk sinyal referensi pada *phase comparator*, maka dipasang resistor *variable* yaitu VR2 agar memudahkan pengaturan tegangan antara titik VR2 dan R3 yang terhubung ke titik *non inverting input* IC LM 311. Nilai toleransi dari resistansi R3 juga mempengaruhi terhadap bentuk sinyal yang dihasilkan pada titik pengukuran ini. Untuk mendapatkan bentuk sinyal yang lebih rapi dan stabil, nilai toleransi resistor sebaiknya sekitar  $\pm 1\%$ . Hasil pengujian sinyal pada titik ini dapat dilihat pada gambar 9 sebagai berikut :

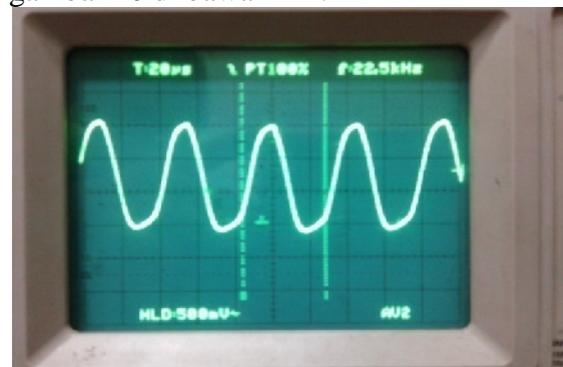


**Gambar 9. Sinyal Tegangan referensi (V<sub>reff</sub>) Phase comparator**

### Pengujian Sinyal Output Phase Comparator

Sinyal *output phase comparator* memiliki bentuk sinyal yang hampir sama dengan sinyal *input* yang telah melewati R1. Sinyal *output* ini merupakan gabungan antara sinyal tegangan referensi dengan sinyal *input* yang telah melewati titik R1. Amplitudo sinyal *output* mengalami sedikit ayunan tegangan karena pengaruh sinyal *output* dari VCO modulator FM. Sinyal yang telah melewati R1 akan di proses didalam IC LM 311 dan menyesuaikan dengan sinyal tegangan referensi yang masuk ke titik *non inverting input* IC LM 311.

Frekuensi *output phase comparator* sama dengan frekuensi pada *output* modulator FM karena pada *phase comparator* hanya membandingkan fasa sinyal dua buah tegangan dan tidak mengubah frekuensi yang melewatinya. Hasil pengujian sinyal pada titik *output phase comparator* dapat dilihat pada gambar 10 di bawah ini :



**Gambar 10. Sinyal Output Phase Comparator**

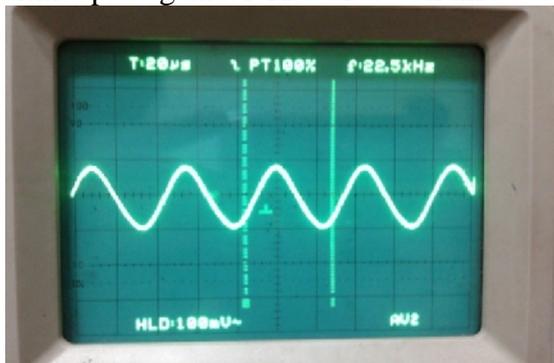
### Pengujian *Low Pass Filter Butterworth* Orde 2

Proses pengujian pada LPF *butterworth* orde 2 dilakukan dengan tiga tahap pengujian. Adapun tiga tahap pengujian tersebut adalah sebagai berikut :

1. Pengujian pada titik RC
2. Pengujian pada titik Rg dan Rf
3. Pengujian pada titik *output* LPF *butterworth* orde 2

#### Pengujian Pada Titik RC

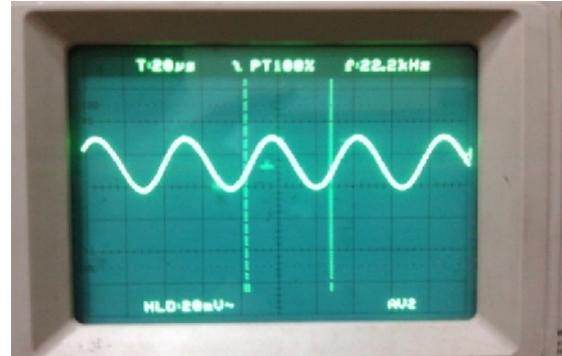
Sinyal pada titik ini berasal dari output *phase comparator*, dimana bentuk sinyal berubah setelah melewati R4 yang terhubung dengan C1 dan R5. Sinyal pada titik ini berubah disebabkan oleh nilai RC yang telah dihitung sesuai dengan konsep LPF *butterworth* orde 2. Amplitudo sinyal berubah karena pengaruh resistansi dari R4, sedangkan periode sinyal berubah karena pengaruh kapasitansi C1 yang terhubung ke titik *output* pin 1 pada IC TL 072. Sinyal pada titik R4 menuju C1 dapat dilihat pada gambar 11.a di bawah ini :



Gambar 11.a. Sinyal Pada Titik R4 C1 LPF *Butterworth* Orde 2

Sinyal yang berada pada titik antara R5 dan C2 mengalami pergerakan naik turun sinyal yang dipengaruhi oleh nilai resistansi dari R5. Frekuensi berkurang dari 22,5 kHz menjadi 22,2 kHz yang menunjukkan proses penyaringan frekuensi pada rangkaian LPF *butterworth* orde 2 sedang berlangsung menuju arah nilai *cutt-off* yang diinginkan. Proses *cutt-off* yang sebenarnya tidak bisa didapatkan pada titik ini karena masih ada koneksi ke beberapa komponen yang juga sangat penting dalam proses *cutt-off* frekuensi

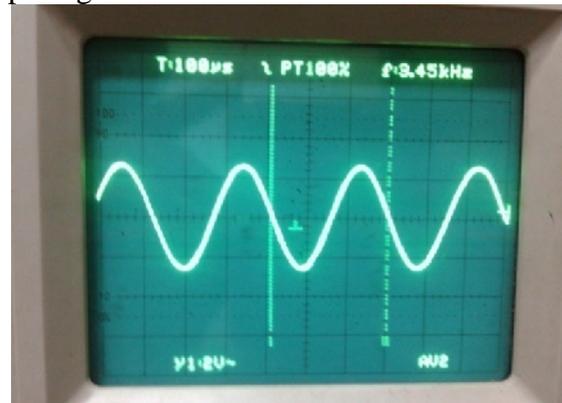
pada LPF *butterworth* orde 2. Hasil sinyal pada titik pengukuran R5 menuju C2 dapat dilihat pada gambar 11.b di bawah ini :



Gambar 11.b. Sinyal Pada Titik R5-C2 LPF *Butterworth* Orde 2

#### Pengujian Pada titik Rg dan Rf

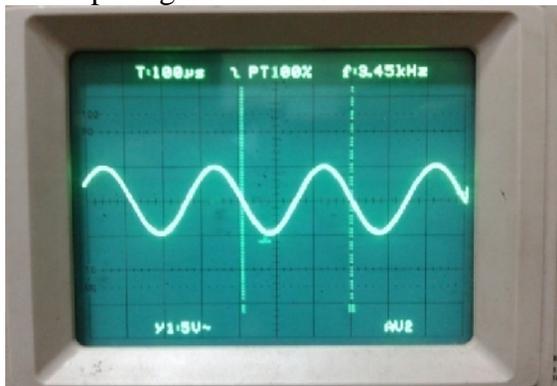
Sinyal pada titik ini merupakan *feedback* dari sinyal *output* LPF *butterworth* orde 2. Titik tengah antara Rg dan Rf terhubung ke *inverting input* yang menjadikan jenis *feedback* nya adalah *feedback* negatif. Bentuk sinyal yang didapat pada titik ini sama dengan bentuk sinyal *output* karena ada umpan balik dari titik *output*. Amplitudo dan periode sinyal pada titik ini dipengaruhi oleh pengaturan nilai Rf dan Rg, karena Rf adalah *variable resistor* yang dapat dirubah-rubah nilai nya sesuai dengan nilai Rg yang telah terpasang. Perubahan nilai Rf ketika *variable resistor* ini diputarlah yang menyebabkan siklus sinyal berubah sampai nilai Rf menjadi nol. Hasil pengujian sinyal pada titik Rg dan Rf dapat dilihat pada gambar 12 di bawah ini :



Gambar 12. Sinyal Pada Titik Rg dan Rf

### Pengujian Pada Titik Output LPF Butterworth Orde 2

Pada titik output LPF *butterworth* orde 2 ini, sinyal telah di *cut-off* secara sempurna dengan ditandai oleh satu siklus sinyal telah memiliki rapat renggang yang sama pada sisi puncak dan lembah sinyal. Sinyal *output* yang terdeteksi oleh osiloskop menunjukkan bahwa sinyal *carrier* telah di *cut-off* dan sinyal informasi telah berhasil didapatkan dengan bentuk sinyal sinusoidal sempurna. Jika ada kenaikan amplitudo pada *output* LPF, bukan berarti sinyal informasi tidak didapatkan kembali, tetapi hal ini disebabkan oleh pengaruh kecil dari *noise* pada komponen LPF. Hasil pengujian sinyal *output* LPF *butterworth* orde 2 dapat dilihat pada gambar 13 di bawah ini :



Gambar 13. Sinyal Output LPF Butterworth orde 2

Tegangan *input* dan *output* pada LPF *butterworth* orde 2 dapat digunakan untuk menghitung *gain* sinyal dalam *decibell* (dB). Adapun penentuan *gain* sinyal dalam *decibell* dapat dilihat pada perhitungan di bawah ini :

$$\begin{aligned} \text{Diketahui } V_{in} &= 0,70 \text{ V} & (10) \\ V_{out} &= 2,07 \text{ V} \\ \text{Gain dalam dB} &= 20 \log V_{out}/V_{in} \\ &= 20 \log 2,07/0,70 \\ &= 20 \log 2,95 \text{ V} \\ &= 20 (0,47) \\ &= 9,4 \text{ dB} \end{aligned}$$

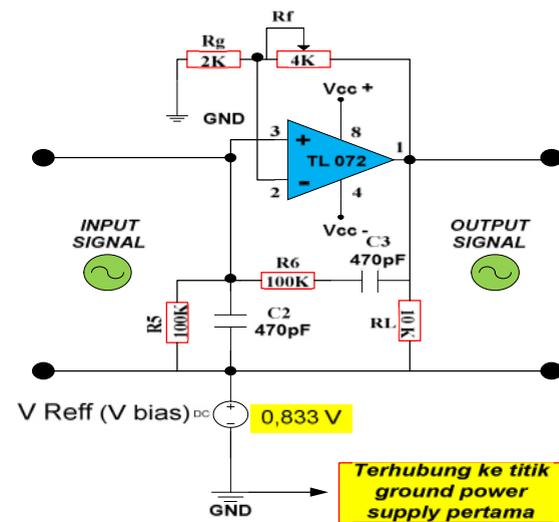
### Pengujian VCO Wienbridge

Pengujian hasil VCO *Wienbridge* dilakukan dalam 2 tahap yaitu sebagai berikut :

1. Pengujian VCO *Wienbridge* jika diberi bias tegangan.
2. Pengujian pada titik *output* VCO *Wienbridge*.

### Pengujian VCO Wienbridge Jika Diberi Bias Tegangan

VCO *Wienbridge* adalah jenis VCO yang sangat stabil. Jika VCO ini berdiri sendiri, frekuensi yang dihasilkan memiliki tingkat kestabilan yang tinggi. VCO *Wienbridge* yang berdiri sendiri tanpa *input* sinyal, dapat diuji kestabilannya dengan mengoperasikan rangkaian VCO *Wienbridge* yang diberi tegangan *input* dari *power supply*  $\pm 15 \text{ V}$ . Pengujian VCO *Wienbridge* tidak selesai sampai disini saja, karena rangkaian VCO *Wienbridge* harus diuji dengan diberi bias tegangan untuk membuktikan bahwa rangkaian VCO *Wienbridge* layak dijadikan sebuah VCO pada demodulator FM analog. Adapun konsep rangkaian VCO *Wienbridge* jika diberi bias tegangan dapat dilihat pada gambar 14 di bawah ini :



Gambar 14. Rangkaian VCO Wienbridge Jika Diberi Bias Tegangan

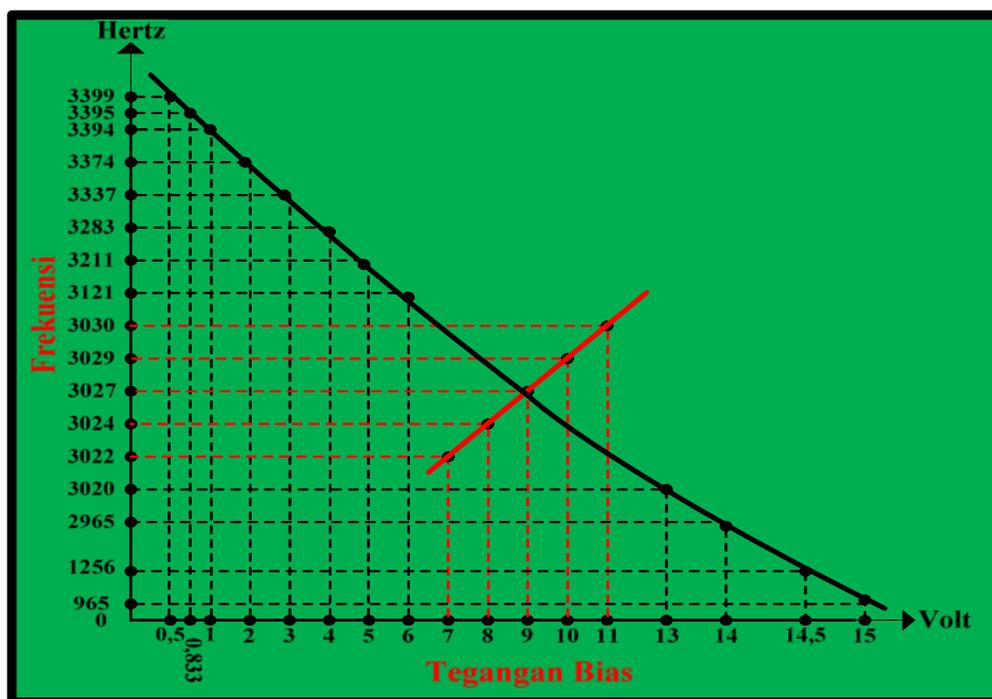
Rangkaian VCO *Wienbridge* pada gambar 4.7 diuji dengan menggunakan 2 unit *power supply*. *Power supply* yang pertama digunakan untuk mengoperasikan rangkaian VCO *Wienbridge*, dan *power supply* yang kedua digunakan untuk memberi bias tegangan. Hasil pengujian VCO *Wienbridge* jika diberi bias tegangan dapat dilihat pada tabel 1 sebagai berikut :

Tabel 1. Pengujian VCO *Wienbridge* Jika Diberi Bias Tegangan

NO	V BIAS	FREKUENSI	NO	V BIAS	FREKUENSI
1	0,5 V	3399 Hz	17	8 V	3024 Hz
2	0,833 V	3395 Hz	18	8,5 V	3025 Hz
3	1 V	3394 Hz	19	9 V	3027 Hz
4	1,5 V	3385 Hz	20	9,5 V	3028 Hz
5	2 V	3374 Hz	21	10 V	3029 Hz
6	2,5 V	3358 Hz	22	10,5 V	3030 Hz
7	3 V	3337 Hz	23	11 V	3030 Hz
8	3,5 V	3311 Hz	24	11,5 V	3029 Hz
9	4 V	3283 Hz	25	12 V	3027 Hz
10	4,5 V	3250 Hz	26	12,5 V	3025 Hz
11	5 V	3211 Hz	27	13 V	3020 Hz
12	5,5 V	3167 Hz	28	13,5 V	3008 Hz
13	6 V	3121 Hz	29	14 V	2965 Hz
14	6,5 V	3070 Hz	30	14,5 V	1256 Hz
15	7 V	3022 Hz	31	15 V	-1000 Hz
16	7,5 V	3023 Hz			

Dari data pengujian VCO *Wienbridge* yang terdapat pada tabel 1, dapat disimpulkan bahwa tidak semua frekuensi akan bertambah besar jika

tegangan bias semakin besar. Grafik naik dan turunnya frekuensi akan lebih jelas jika dilihat pada gambar 15 di bawah ini :



Gambar 15. Grafik frekuensi VCO *Wienbridge* jika diberi bias tegangan

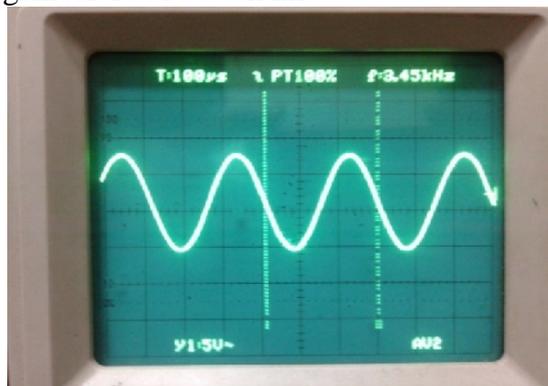
Jika dilihat pada grafik di atas, frekuensi mengalami penurunan yang stabil dari tegangan bias 0,5V-6V. Pada tegangan bias 7V-11V, frekuensi mengalami

kenaikan bertahap dari rentang frekuensi 3022 Hz-3030 Hz. Pada tegangan bias 13V-15V, frekuensi kembali mengalami penurunan dari rentang frekuensi 3020 Hz-

965Hz. Berdasarkan garis grafik, garis merah menunjukkan kenaikan frekuensi. Garis hitam menunjukkan frekuensi mengalami penurunan jika tegangan bias semakin besar. Titik tengah antara tegangan bias 0,5V-15V berada pada tegangan bias 9V. Hasil data yang ditunjukkan oleh grafik dapat disimpulkan bahwa tidak semua frekuensi akan mengalami penurunan jika tegangan bias semakin besar.

### Pengujian Pada Titik Output VCO Wienbridge

Pada VCO *Wienbridge*, sinyal *output* tidak merubah bentuk dari sinyal yang dihasilkan *output* LPF, hanya fasa sinyal yang tergeser sebesar 180°. Penguncian fasa dari *output* LPF dapat diatur pada Rf dengan memutar *variable* resistor yang difungsikan sebagai resistansi *feedback* pada VCO *Wienbridge*. Sinyal *output* VCO *Wienbridge* memiliki bentuk sinyal yang sama dengan titik tengah antara Rg dan Rf karena sinyal *output* mendapat *feedback* dari sinyal yang diproses pada IC TL 072. Titik *output* pada pin 1 IC TL 072 juga terhubung ke titik RL, dimana resistansi RL berfungsi untuk menjaga kestabilan *output* sinyal VCO *Wienbridge* sebelum masuk ke blok *buffer amplifier*. Hasil pengujian sinyal *output* VCO *Wienbridge* dapat dilihat pada gambar 16 di bawah ini :



Gambar 16. Sinyal Output VCO *Wienbridge*

Tegangan *input* dan tegangan *output* VCO *Wienbridge* juga dapat digunakan untuk menghitung *gain* sinyal dalam *decibell* (dB). Adapun penentuan

*gain* sinyal dalam *decibell* (dB) dapat dilihat pada perhitungan di bawah ini :

$$\begin{aligned} \text{Diketahui } V_{in} &= 2,07 \text{ V} & (11) \\ V_{out} &= 2,14 \text{ V} \\ \text{Gain dalam dB} &= 20 \log V_{out}/V_{in} \\ &= 20 \log 2,14 / 2,07 \\ &= 20 \log 1,033 \text{ V} \\ &= 20 (0,014) \\ &= 0,28 \text{ dB} \end{aligned}$$

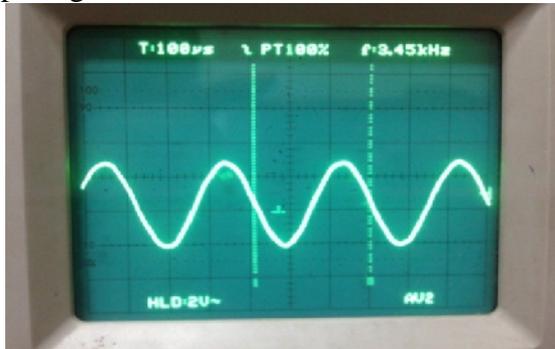
### Pengujian Buffer Amplifier

Sinyal *output buffer amplifier* didapatkan pada titik setelah melewati C6. Proses yang dilalui pada beberapa titik point transistor yang terhubung ke resistor dan kapasitor, akan mengalami sedikit perubahan bentuk sinyal pada sisi puncak amplitudo yang disebabkan oleh tegangan DC dari *power supply* yang melewati resistansi beberapa resistor.

Proses untuk mendapatkan sinyal sinusoidal pada *output buffer amplifier* ini, memerlukan tegangan DC dari *power supply* sebesar +15v yang dihubungkan pada titik R8 dan R10. Tegangan DC sebesar +15v ini memiliki arus yang cukup besar sehingga dapat mempengaruhi terhadap hasil sinyal yang ingin didapatkan pada titik *output buffer amplifier*. Nilai resistansi yang terpasang pada rangkaian *buffer amplifier* harus melalui beberapa proses eksperimental yang disesuaikan dengan teori perhitungan rangkaian penguat kelas A.

Nilai kapasitansi dari C6 sangat mempengaruhi terhadap kestabilan sinyal *output* yang telah melalui proses pada beberapa titik *point* pengukuran. Nilai C6 harus lebih besar dari nilai C5. Jika nilai C6 sama besar atau lebih kecil dari C5 maka sinyal *output* akan hilang dan menuju titik 0 pada sumbu X sinyal yang bergerak *continiu*. C7 yang terkoneksi pada R11 berfungsi untuk menahan arus DC yang terlalu besar agar nilai frekuensi *output* lebih stabil. Jika nilai C5, C6, dan C7 telah mengalami sinkronisasi, maka sinyal yang didapatkan pada titik *output* sebuah *buffer amplifier* akan mendapatkan hasil yang sesuai dengan sinyal informasi

yang telah dikirimkan. Hasil pengujian sinyal *output buffer amplifier* dapat dilihat pada gambar 17 di bawah ini :



**Gambar 17. Sinyal Output Buffer Amplifier**

#### IV. KESIMPULAN DAN SARAN

##### Kesimpulan

Dari hasil pengujian keempat buah blok demodulator FM analog, dapat disimpulkan bahwa jika salah satu blok saja tidak tergabung dalam satu kesatuan rangkaian demodulator FM ini, maka tidak akan didapatkan hasil sinyal terdemodulasi yang sempurna.

Sinyal yang telah terdemodulasi secara sempurna adalah sinyal yang telah memiliki struktur yang sama atau mendekati dengan struktur sinyal informasi pada keluaran *function generator*.

##### Saran

Diharapkan pada penelitian skripsi selanjutnya, ada yang lebih baik dari pada penelitian ini. Peneliti juga berharap *trainer* demodulator FM analog ini dapat dikembangkan lagi dari segi *design* dan perancangan alat dengan metode yang lebih baik.

##### Ucapan Terima Kasih

Penulis mengucapkan terima kasih kepada bapak Anhar, ST., MT dan bapak Rahyul Amri, ST., MT selaku pembimbing yang telah mengarahkan dan membimbing penulis selama penelitian ini. Terima kasih kepada kedua orang tua dan keluarga yang telah memberikan dukungan dan motivasi selama ini. Terima kasih kepada para sahabat dan rekan-rekan Teknik Elektro

Angkatan 2008 yang telah banyak membantu penulis dalam penelitian ini.

#### DAFTAR PUSTAKA

1. Ardiansyah, Edi Nur. 2010. Rangkaian Comparator Tegangan Sederhana. <http://www.ElektroKomunikasiTelkompoltekMalang.htm>. Diakses : 12 Desember 2013.
2. Hamonangan, Aswan. 2013. Klasifikasi Penguat Audio. <http://klasifikasipenguataudio.htm>. Diakses : 28 Desember 2013.
3. Hamonangan, Aswan. 2013. Osilator Jembatan Wien. <http://www.electroniclab.com>. Diakses : 06 Desember 2013.
4. Kugelstadt, Thomas. 2001. Active Filter Design Techniques. <http://www.ti.com/general/docs/lit/getliterature>. Diakses : 12 November 2013.
5. Leon, W. (2003). Digital and analog communication systems. Florida : Gainesville.
6. Poole, Ian. 2013. PLL FM Demodulator. <http://radioelectronic.com>. Diakses : 2 Januari 2014.
7. Putra, Catur. 2011. Phase Locked Loop. <http://www.ElektronikaKomunikasiTelkompoltekMalang.htm>. Diakses : 3 Januari 2014.
8. Sidik, Umar. 2010. Filter Pasif. <http://www.scribd.com/doc/171168225/Filter>. Diakses : 10 November 2013.
9. Subkhan, Ahmad. 2013. Penguat Common Emitter. <http://www.share-pdf.com.jobahmadsubkhan.pdf>. Diakses : 10 Januari 2014.
10. Sutikno, Lina H. 2006. Teori Aplikasi Op-Amp. [http://robby.c.staff.gunadarma.ac.id/Downloads/files/8013/2\\_Op-amp.pdf](http://robby.c.staff.gunadarma.ac.id/Downloads/files/8013/2_Op-amp.pdf). Diakses : 30 Desember 2013.